

10/042196  
10/042196  
PRO



01/11/02

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-330880

(43) 公開日 平成8年(1996)12月13日

(51) Int.Cl.<sup>6</sup>

H 03 H 3/08  
9/145  
9/25

識別記号

序内整理番号  
7259-5 J  
7259-5 J  
7259-5 J

F I  
H 03 H 3/08  
9/145  
9/25

技術表示箇所  
D  
A

審査請求 未請求 請求項の数7 OL (全9頁)

(21) 出願番号

特願平7-132281

(22) 出願日

平成7年(1995)5月30日

(71) 出願人 000004330

日本無線株式会社

東京都三鷹市下連雀5丁目1番1号

(72) 発明者 谷津田 博美

東京都三鷹市下連雀5丁目1番1号 日本  
無線株式会社内

(72) 発明者 永村 猛

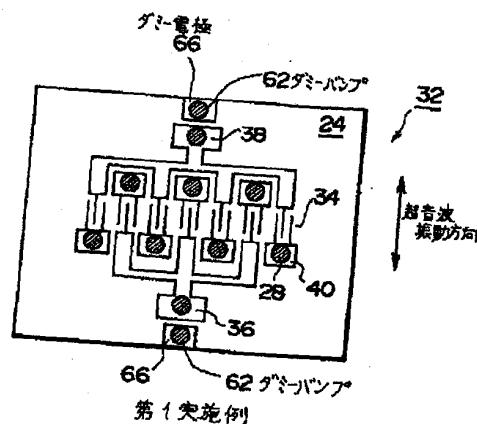
東京都三鷹市下連雀5丁目1番1号 日本  
無線株式会社内

(74) 代理人 弁理士 吉田 研二 (外2名)

(54) 【発明の名称】 弾性表面波デバイス製造方法

(57) 【要約】

【目的】 高いシェア強度を実現する共に少なくとも入出力電極に関してはクラック発生率を低減する。  
【構成】 入力電極36と出力電極38を結ぶ直線上でかつIDT形成面24の外周部寄りにダミー電極66を設け、ダミー電極66上にダミーバンプ62を配置する。超音波振動を入力電極36と出力電極38を結ぶ方向に印加しながら、フェースダウンボンディングを実行する。チップ32に印加される加重と超音波振動の合力によりクラックが発生するとしてもそのクラックはダミー電極66にて発生するため入力電極36や出力電極38がクラックにて破壊されることが防止される。超音波振動を入力電極36と出力電極38を結ぶ直線と直交する方向に印加する場合には、ダミーバンプ62及びダミー電極66をその方向に沿って他の電極から見て外周部よりも設けることとしてもよい。



## 【特許請求の範囲】

【請求項1】 そのIDT形成面上に複数の電極が形成されている弹性表面波チップ及びそのチップ搭載面上に複数のパッドが形成されている表面実装用パッケージを準備しておき、上記複数の電極の上にバンプをそれぞれ配置し、上記複数のパッドが上記複数の電極に対向するよう弹性表面波チップを表面実装用パッケージに対し位置決めした上で、電極とパッドがバンプにて電気的及び機械的に接続されるよう、弹性表面波チップに対しそのIDT形成面の裏面から加重を加えると同時にIDT形成面と平行な方向に沿って超音波振動を印加することにより、弹性表面波チップを表面実装用パッケージにフェースダウンボンディングする弹性表面波デバイス製造方法において、

上記複数の電極が、IDTへの信号入力のための入力電極、IDTからの信号出力のための出力電極、IDTを介して入力電極又は出力電極と対をなす接地のための複数のアース電極、並びに加重及び超音波振動の作用に起因する破壊から入力電極及び出力電極を保護するための複数のダミー電極を含み、

入力電極と出力電極を結ぶ直線のほぼ直上で、入力電極及び出力電極からみてIDT形成面の外周部によりあり、かつその間に少なくとも入力電極及び出力電極を挟んでいる複数の箇所に、上記ダミー電極が形成されており、

上記超音波振動を、上記直線の方向とほぼ平行な方向に沿い印加することを特徴とする方法。

【請求項2】 請求項1記載の方法において、アース電極相互間を短絡するアース間短絡電極がIDT形成面上に形成されていることを特徴とする方法。

【請求項3】 そのIDT形成面上に複数の電極が形成されている弹性表面波チップ及びそのチップ搭載面上に複数のパッドが形成されている表面実装用パッケージを準備しておき、上記複数の電極の上にバンプをそれぞれ配置し、上記複数のパッドが上記複数の電極に対向するよう弹性表面波チップを表面実装用パッケージに対し位置決めした上で、電極とパッドがバンプにて電気的及び機械的に接続されるよう、弹性表面波チップに対しそのIDT形成面の裏面から加重を加えると同時にIDT形成面と平行な方向に沿って超音波振動を印加することにより、弹性表面波チップを表面実装用パッケージにフェースダウンボンディングする弹性表面波デバイス製造方法において、

上記複数の電極が、IDTへの信号入力のための入力電極、IDTからの信号出力のための出力電極、IDTを介して入力電極又は出力電極と対をなす接地のための複数のアース電極、並びに加重及び超音波振動の作用に起因する破壊から他の電極を保護するための複数のダミー電極を含み、

入力電極と出力電極を結ぶ直線と直交する直線のほぼ直

上で、他の電極からみてIDT形成面の外周部によりあり、かつその間に他の電極を挟んでいる複数の箇所に、上記ダミー電極が形成されており、

上記超音波振動を、上記直交する直線の方向とほぼ平行な方向に沿い印加することを特徴とする方法。

【請求項4】 そのIDT形成面上に複数の電極が形成されている弹性表面波チップ及びそのチップ搭載面上に複数のパッドが形成されている表面実装用パッケージを準備しておき、上記複数の電極の上にバンプをそれぞれ配置し、上記複数のパッドが上記複数の電極に対向するよう弹性表面波チップを表面実装用パッケージに対し位置決めした上で、電極とパッドがバンプにて電気的及び機械的に接続されるよう、弹性表面波チップに対しそのIDT形成面の裏面から加重を加えると同時にIDT形成面と平行な方向に沿って超音波振動を印加することにより、弹性表面波チップを表面実装用パッケージにフェースダウンボンディングする弹性表面波デバイス製造方法において、

上記複数の電極が、IDTへの信号入力のための入力電極、IDTからの信号出力のための出力電極、及びIDTを介して入力電極又は出力電極と対をなす接地のための複数のアース電極を含み、アース電極相互間を短絡するアース間短絡電極がIDT形成面上に形成されており、上記超音波振動を、入力電極と出力電極を結ぶ直線と直交する直線の方向とほぼ平行な方向に沿い印加することを特徴とする方法。

【請求項5】 弹性表面波チップのIDT形成面上に形成されている複数の電極の上にバンプを配置する手段と、表面実装用パッケージのチップ搭載面に形成されている複数のパッドのうち対応するパッドと対向するよう上記複数の電極が位置決めした後、電極とパッドがバンプにて電気的及び機械的に接続されるよう、弹性表面波チップに対しそのIDT形成面の裏面から加重を加えると同時にIDT形成面と平行な方向に沿って超音波振動を印加する手段と、を備え、弹性表面波チップを表面実装用パッケージにフェースダウンボンディングする弹性表面波デバイス製造装置において、

請求項1乃至4記載の方法を実施する手段を備えることを特徴とする装置。

【請求項6】 所定個数のIDT、IDTへの信号入力のための入力電極、IDTからの信号出力のための出力電極、及びIDTを介して入力電極又は出力電極と対をなす接地のための複数のアース電極を有する弹性表面波チップと、そのチップ搭載面上に弹性表面波チップがフェースダウンボンディングされる表面実装用パッケージと、を備える弹性表面波デバイスにおいて、

請求項1乃至4記載の方法により製造されることを特徴とするデバイス。

【請求項7】 請求項6記載の弹性表面波デバイスを備

えることを特徴とする通信装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、弾性表面波 (surface acoustic wave: SAW) デバイスを製造する方法に関し、更には、この方法を実施するための装置、この方法により製造されたデバイス及び当該デバイスを使用した通信装置に関する。

【0002】

【従来の技術】SAWデバイスは、水晶、タンタル酸リチウム、ニオブ酸リチウムその他の基板の表面にてSAWを伝搬させることにより、共振、遅延、濾波等を実現するデバイスである。SAWデバイスは、一般的には、ちょうど指が交叉したのと同じような構造及び配置を有するトランステューサ (interdigital transducer: IDT) を用いて電気信号により基板表面を励振し（電気から機械への変換）、基板表面又はその直下を伝搬しているSAWを他のIDTにより受信して電気信号に変換する（機械から電気への変換）、という原理を採用している。その際に、IDTを構成し上述の“指”に相当する電極、すなわち電極指の間隔等を適宜設定しておけば、所定の周波数にて共振する共振器を実現できる。また、IDT間のSAW伝搬遅延を利用することにより遅延線を実現できる。そして、電気機械変換、伝搬遅延及び機械電気変換の特性を重み付け等により適宜設定することにより、フィルタを実現できる。

【0003】このようなSAWデバイスは、高周波回路を有する通信装置等において広く使用されている。例えば図4に示されるように、アンテナ共用器10により单一のアンテナ12を共用している送信側RF段14及び受信側RF段16には、通常、パワーアンプやローノイズアンプ等と共に帯域制限用のBPF18及び20が用いられる。使用するRFがVHFやUHF等の帯域に属している場合、この種のBPF18及び20としては、SAWフィルタを用いることができる。特に、近年では、移動無線等の普及・拡大に伴い、このようなSAWフィルタの小形安価化及び高信頼化を達成することが重要になっている。

【0004】SAWデバイスを小形かつ安価に製造可能な方法としては、本願発明の発明者らが既に提案しているフリップチップ実装技術がある。その内容に関しては下記論文〔1〕～〔3〕等を参照されたい。図5には、その概要が示されている。

【0005】〔1〕「超小型(3.2\*2.5\*0.9mm<sup>3</sup>)表面実装SAWフィルタ」、谷津田他、1994年電子情報通信学会春季大会

〔2〕「フリップチップ実装技術を用いたSAWフィルタ」、谷津田他、1994年電子情報通信学会秋季大会

〔3〕“Miniatrized SAW Filters Using a Flip-Chip Technique”, Ystuda et al, Proceedings of 1994

IEEE Ultrasonic Symposium, 1-4 November 1994

図5に示される製造工程を実施するに際しては、まず、例えば3インチのウエハ22を準備する（図5

(a)）。このウエハ22のSAW伝搬面24上には、フォトリソグラフィ等の技術にて、IDT等の電極が一般に複数チップ分パターニングされる。このパターニングにより形成すべき電極としては、前述のIDTの他、IDTに電気信号を供給するための入力電極、IDTから電気信号を取り出すための出力電極、及びIDTを介し入力電極又は出力電極と対を成し接地されるアース電極がある。電極の材質としてはアルミニウム等が用いられる。

【0006】次に、パターニングにより得られる電極のうち入力電極、出力電極及びアース電極の上に、図5

(b)に示されるようにキャピラリ26を介しボールボンダ等によりバンプ28が載置される。その際には、ウエハ22がヒートステージ30にて加熱される。バンプ28の材質としては、SAW伝搬面（以下、IDT形成面ともいう）24の状態を維持すべく半田等ではなく金が使用される。バンプ28を形成した後は、ウエハ22から、SAWデバイスのチップ32が個別にダイシングされる。

【0007】図6には、この状態におけるチップ32、特にIDT形成面24の外観が示されている。この図においては、IDT34が7個用いられている。そのうち3個は入力電極36から供給される電気信号にてIDT形成面24を励振するためのIDTであり、この3個のIDT34の両脇に位置している残りの4個のIDT34は受信したSAWを電気信号に変換し出力電極38に供給するためのIDTである。一般に、このように多数の（3個以上の）IDT34を使用すると、特性上のメリットが生じる反面で、入力電極36や出力電極38、アース電極40の配置が若干錯綜するというデメリットも生じる。このデメリットは、後述するパッドとの位置決めに当たって作業精度上の問題を発生せざることがある。そこで、この図においては、IDT34の並びからみて図中下側及び上側各1か所に集中するよう入力電極36又は出力電極38を設けると共に、後述するようなパッド配置を利用することにより、このデメリットを防ぎ却って作業精度を緩和している。

【0008】切り出されたチップ32は、図5(c)に示されるように表面実装用のパッケージ42に収納される。パッケージ42は、チップ32を収納するためのチップ収納孔44を有しており、その底面はチップ搭載面46として使用される。チップ32をパッケージ42に収納する際には、IDT形成面24がチップ搭載面46を向くよう、図5(b)の状態からチップ32の上下を反転する。また、収納作業に当たっては、チップ収納孔44の内壁面を利用して、チップ32上の電極をチップ搭載面46上の対応するパッドに位置決めする。

【0009】チップ32上の電極配置が図6のような多電極配置である場合には、チップ搭載面46上に図7に示されるようなパターンで金属のパッドを形成しておく。図7においては、チップ収納孔44のチップ搭載面46上に、入力パッド48、出力パッド50及びアースパッド52が形成されている。これらのうち入力パッド48及び出力パッド50はそれぞれ入力電極36又は出力電極38と接続されるべきパッドであり、入力電極36又は出力電極38と対応して各1個ずつ設けられている。また、アースパッド52はアース電極40と接続されるべきパッドであり、入力パッド48及び出力パッド50との間に所定の間隙を保ちながら、入力パッド48及び出力パッド50を取り囲むように形成されている。

【0010】前述のように、チップ32の各電極上にバンプ28を載置する工程はボールボンディング等により高精度で行われている。従って、図7のようなパッド配置を用いることにより、チップ収納孔44の内壁面に沿ってチップ32をチップ収納孔44内に落とし込む、といった手軽な作業にて、各電極を対応するパッドに対し正確に位置決めすることができる。各パッドは、図8に示されるようにパッケージ42の外部にある引出し電極54に接続されているから、上述の位置決めの後各電極と各パッドとを電気的に接続することにより、チップ32上の各電極に外部から信号を与えまた各電極から外部に信号を引き出すことが可能になる。

【0011】各電極と各パッドを接続する際には、図5(d)に示されるようなフェースダウンボンディングを実行する。すなわち、パッケージ42に収納されたチップ32をヒートステージ30上で加熱しながら、ツール56にてIDT形成面の裏側の面から荷重を加えると、各電極と各パッドがバンプ28にて電気的かつ機械的に接続される。その際、ヒートステージ30による加熱とツール56による荷重のみでは、例えば350°Cといった高い温度を加えねばならない。このような高温を避けるためには、図9に示されるように、IDT形成面と平行な方向の超音波振動をツール56によってチップ32に印加すればよい。このようにすると、ヒートステージ30にて例えば200°Cまで加熱するのみで十分な接続を得ることができる。

【0012】このようにして各電極と各パッドを接続した後、チップ32はパッケージ42ごと上下反転され、ヒートステージ30上に載置される。その際、パッケージ42の下には金/錫離半田60を介し金属のカバー58を敷く(図5(e))。この状態でヒートステージ30により加熱すると、金/錫半田60によりカバー58がパッケージ42と一体化する。これにより、図5

(f)に示されるような断面構造を有する表面実装型のSAWデバイスが得られる。

### 【0013】

【発明が解決しようとする課題】所望の特性を有するS

A Wデバイスを実現するという面でバンプ接続に要求される条件としては、電気的な接続が良好であること、SAWの伝搬等に影響を与えるような表面状態の変化を発生させないこと、機械的な接続の強度が高いこと等がある。上述の構成のようにバンプとして金バンプを使用する等すれば、これらのうち良好な電気的接続や表面状態変化防止等の条件を満たすことができる。一方、十分な機械的接続強度を確保するという条件を満たすには、どの程度の荷重を加えればよいのか、どの程度の超音波振動を加えればよいのか、といった検討が必要になる。

【0014】図10には、印加する超音波振動のパワーを変化させた場合にバンプによる機械的な接続の強度(ここではバンプ1個当たりシェア強度)がどの様に変化するのかが示されている。この図から明らかのように、シェア強度は超音波振動のパワーを大きくすると高くなる。これは、大パワーの超音波振動を印加するとバンプのつぶれかたが大きくなり、その結果バンプと電極及びパッドとの機械的な接続強度が高まることを意味している。つまり、機械的接続強度を向上させるには超音波振動のパワーを大きくすればよい。しかし、超音波振動のパワーを大きくすると同時にクラック発生率も高くなる。すなわち、大パワーの超音波振動を印加するとチップ上の電極に大きな力が加わり、その結果電極が破壊する。

【0015】このように、従来の製造方法には、シェア強度を高めようするとクラック発生率が高まってしまう、またクラック発生率を低くしようとするとシェア強度が低くなる、という問題点があった。すなわち、十分な機械的接続強度を得ようとすると歩留まりが悪くなり、逆に十分な歩留まりを得ようと機械的接続強度が悪くなるという問題が生じていた。従って、超音波振動のパワーをどの程度にすればよいのかの決定も困難であった。

【0016】本発明は、このような問題点を解決することを課題としてなされたものであり、チップ構造の改良及び超音波振動方向の設定により、十分な接続強度を維持しながらクラックの発生率を低減し、また特性への影響を阻止することを目的とする。

### 【0017】

【課題を解決するための手段】本願発明の発明者は、上述のクラック発生がどのような傾向で発生しているのかを実験的に追及し、その結果、クラックが外周部よりの部位に発生しやすいとの知見を得るに至った。発明者は、この傾向がどの様な原理にて発生しているのかを検討し、その結果、図11に示される原理によるものと推定した。

【0018】すなわち、図11(a)に示されるように荷重の方向がIDT形成面24に対して垂直な方向であり超音波振動の方向は平行な方向であることからみて、瞬時的には図11(b)に示されるような荷重と超音波

振動の合力がチップ 3 2 に作用していると考えられる。このような斜め方向の合力が作用すると、チップ 3 2 の外周部よりの部分は中心部よりの部分に比べ大きく沈み込む。すなわち、チップ 3 2 の外周部よりに位置するパンプ 2 8 は中心部よりもそれよりも大きくなれる。その結果、外周部よりでクラックが多数発生する、という現象が発生する。

【0019】発明者は、このような知見に基づき、かつ実験的検証を経て、次のような発明に想到した。すなわち、本発明の第 1 の構成は、入力電極と出力電極を結ぶ直線のほぼ直上で、入力電極及び出力電極からみて I D T 形成面の外周部よりにあり、かつその間に少なくとも入力電極及び出力電極を挟んで複数箇所に、加重及び超音波振動の作用に起因する破壊から入力電極及び出力電極を保護するためのダミー電極をそれぞれ形成し、超音波振動を上記直線の方向とほぼ平行な方向に沿い印加することを特徴とする。

【0020】本発明の第 2 の構成は、入力電極と出力電極を結ぶ直線と直交する直線のほぼ直上で、他の電極からみて I D T 形成面の外周部よりにあり、かつその間に他の電極を挟んで複数箇所に、加重及び超音波振動の作用に起因する破壊から他の電極を保護するためのダミー電極をそれぞれ形成し、超音波振動を上記直交する直線の方向とほぼ平行な方向に沿い印加することを特徴とする。

【0021】本発明の第 3 の構成は、アース電極相互間を短絡するアース間短絡電極が I D T 形成面上に形成されており、上記超音波振動を入力電極と出力電極を結ぶ直線と直交する直線の方向とほぼ平行な方向に沿い印加することを特徴とする。

#### 【0022】

【作用】本発明の第 1 の構成においては、入力電極と出力電極を結ぶ直線のほぼ直上で、入力電極及び出力電極からみて I D T 形成面の外周部よりにあり、かつその間に少なくとも入力電極及び出力電極を挟んで複数箇所に、ダミー電極がそれぞれ形成される。荷重及び超音波振動は、入力電極、出力電極及びアース電極に加えダミー電極上にもパンプを配置した上で、チップに印加される。その際の超音波振動印加方向は、入力電極と出力電極を結ぶ直線とほぼ平行な方向とする。このようにすると、入力電極及び出力電極に先行してダミー電極に大きな合力が加わる結果、パンプ接続工程における入力電極及び出力電極の破壊が生じにくくなる。従って、本構成においては、ダミー電極を犠牲にしているため、超音波振動のパワーを従来より大きめに設定することが可能になり、ひいては十分な機械的接続強度と十分な歩留まりと同時に達成できる。

【0023】本発明の第 2 の構成においては、入力電極と出力電極を結ぶ直線と直交する直線のほぼ直上で、他の電極からみて I D T 形成面の外周部よりにあり、かつ

10

20

30

40

50

その間に他の電極を挟んで複数箇所に、ダミー電極がそれぞれ形成される。荷重及び超音波振動は、入力電極、出力電極及びアース電極に加えダミー電極上にもパンプを配置した上で、チップに印加される。その際の超音波振動印加方向は、当該直交する直線の方向とほぼ平行な方向とする。このようにすると、入力電極、出力電極及びアース電極に先行してダミー電極に大きな合力が加わる結果、パンプ接続工程におけるこれらの電極の破壊が生じにくくなる。従って、本構成においては、ダミー電極を犠牲にしているため、超音波振動のパワーを従来より大きめに設定することが可能になり、ひいては十分な機械的接続強度と十分な歩留まりと同時に達成できる。

【0024】本発明の第 3 の構成においては、アース電極相互間を短絡するアース間短絡電極が I D T 形成面上に形成される。超音波振動は、入力電極と出力電極を結ぶ直線と直交する直線の方向とほぼ平行な方向に沿い印加される。このようにすると、超音波振動の方向が入力電極と出力電極を結ぶ直線とほぼ直交する方向であるため、入力電極及び出力電極の破壊が生じにくくなる。また、仮にいずれかのアース電極に関しパンプ接続が良好でなかったとしても、他のアース電極を介し接地が確保される結果、クラックが発生しても特性変化は生じない。なお、この構成は、第 2 の構成と組み合わせることが可能であり、その場合電極破壊防止の作用がより顕著になる。

#### 【0025】

【実施例】以下、本発明の好適な実施例について図面に基づき説明する。なお、図 4～図 11 に示される従来例と同様の構成には同一の符号を付し説明を省略する。

【0026】図 1 には、本発明の第 1 実施例におけるチップ 3 2 の構造、特にその I D T 形成面 2 4 上における電極配置が示されている。この図に示されるように、本実施例においては、入力電極 3 6 と出力電極 3 8 を結ぶ直線上 I D T 形成面 2 4 の外周部寄りに、2 個のダミー電極 6 6 が設けられている。従って、これらのダミー電極 6 6 は、その際に入力電極 3 6 及び出力電極 3 8 を挟み込むような位置にある。本実施例の場合、図 5 (a) に示されるパターニング工程において、I D T 3 4 、入力電極 3 6 、出力電極 3 8 及びアース電極 4 0 と共に、これらのダミー電極 6 6 が形成される。

【0027】さらに、本実施例においては、図 5 (b) に示されているポールボンディング工程において各ダミー電極 6 6 上にダミーパンプ 6 2 が配置される。パンプ 2 8 及びダミーパンプ 6 2 が配置されたチップ 3 2 は、図 5 (c) に示される位置決め工程を経た上で、図 5 (d) に示されるフェースダウンボンディングに供される。本実施例の場合、図 5 (d) における超音波振動の印加方向は、図 1 中矢印で示されるように入力電極 3 6 と出力電極 3 8 を結ぶ直線とほぼ平行な方向である。フ

エースダウンボンディングが行われた後、図 5 (e) に示されるカバー 58 の取り付け工程が実行され、図 5 (f) に示されるような SAW デバイスが得られる。

【0028】従って、本実施例によれば、入力電極 36 及び出力電極 38 を挟み込むような位置にダミー電極 66 を配置し、さらに入力電極 36 と出力電極 38 を結ぶ直線とほぼ平行な方向に沿って超音波振動を印加するようにしているため、チップ 32 の背面からツール 56 により加える加重と超音波振動の合力が図 11 に示されるような原理にてクラックを発生させるとしても、このクラックはダミー電極 66 にて発生するのに止まり、入力電極 36 や出力電極 38 が破壊されることはほとんどなくなる。従って、本実施例によれば、超音波振動のパワーを高めることができ、従ってシェア強度をさらに高めながらクラック発生率を抑制することができる。具体的には、超音波振動のパワーを 33% 程度増大させこれにともないシェア強度を 75% 程度改善することができる。

【0029】図 2 には、本発明の第 2 実施例におけるチップ 32 の構造、特にその IDT 形成面 24 上の電極配置が示されている。この実施例においては、IDT 形成面 24 の 4 個の隅部にダミー電極 66 が配置されており、また、ホールボンディング工程においてこのダミー電極 66 上にそれぞれダミーバンプ 62 が配置される。さらに、フェースダウンボンディングの際の超音波振動の印加方向は、図中矢印で示されるように、入力電極 36 と出力電極 38 を結ぶ直線とほぼ直交する方向である。

【0030】従って、本実施例によれば、フェースダウンボンディングの際、最も外側にあるダミー電極 66 にてクラックが先行して発生し、その結果他の電極、すなわち入力電極 36、出力電極 38 及びアース電極 40 に関してはクラックが発生しにくくなる。その結果、第 1 実施例と同様、高いシェア強度及び低いクラック発生率をともに実現可能になる。

【0031】図 3 には、本発明の第 3 実施例におけるチップ 32、特にその IDT 形成面 24 上における電極配置が示されている。この図においては、IDT 形成面 24 のうち IDT 34 周辺の構造が拡大して示されている。この図に示されるように、本実施例においては、相隣接する IDT 34 に係るアース電極 40 の間がアース間短絡電極 64 によって短絡されている。従って、例えば図示されている 2 個のアース間短絡電極 40 のいずれかにおいてクラックが発生し対応するパッドとの接続が良好とならなかった場合であっても、アース間短絡電極 64 を介して接続されている他のアース電極 40 にてパッドとの接続を確保することができるため、アース電極 40 におけるクラック発生の如何にかかわらず、所望の特性を得ることができる。なお、この実施例は、アース電極 40 におけるクラック発生への対策であるから、特

に入力電極 36 及び出力電極 38 におけるクラック発生防止を目的としている第 1 実施例の構成と組み合わせることにより、大きな効果を得ることができる。従って、第 3 実施例における超音波信号の印加方向は、入力電極 36 と出力電極 38 とを結ぶ直線とほぼ平行な方向とするのが好ましい。

【0032】さらに、以上の実施例においては、入力電極 36 及び出力電極 38 が IDT 形成面 24 の上側の辺又は下側の辺のほぼ中央に位置しているが、本発明は、このような配置に限定されるものではない。例えば、入力電極 36 を右寄りに、出力電極 38 を左寄りに設けるような配置にも、本発明は適用することが可能である。但し、入力電極 36 及び出力電極 38 をできるだけ IDT 形成面 24 の中央に近付けたほうが、バンプ 28 を接続する際や実使用時における熱膨張の影響を確実に避けることができるという点で、好ましい。また、第 1 実施例においては、ダミー電極 66 が入力電極 36 及び出力電極 38 とは別体に形成されているが、これは一体としても構わない。さらに、フェースダウンボンディングによってダミーバンプ 62 を介しダミー電極 66 が接続されるパッドは、入力パッド 48、出力パッド 50 及びアースパッド 52 のいずれとしてもよく、またダミーバンプ 62 との接続専用のパッドを設けるようにしても構わない。

### 【0033】

【発明の効果】以上説明したように、本発明の第 1 の構成によれば、入力電極と出力電極を結ぶ直線のほぼ直上で、入力電極及び出力電極からみて IDT 形成面の外周部よりにあり、かつその間に少なくとも入力電極及び出力電極を挟んで複数の箇所に、ダミー電極をそれぞれ形成しておき、フェースダウンボンディングの際入力電極と出力電極を結ぶ直線とほぼ平行な方向に沿って超音波振動を印加するようにしたため、入力電極及び出力電極の破壊が生じにくくなる。従って、超音波振動のパワーを従来より大きめに設定することができになり、ひいては十分な機械的接続強度と十分な歩留まりとを同時に達成できる。

【0034】本発明の第 2 の構成によれば、入力電極と出力電極を結ぶ直線と直交する直線のほぼ直上で、他の電極からみて IDT 形成面の外周部よりにあり、かつその間に他の電極を挟んで複数の箇所に、ダミー電極をそれぞれ形成しておき、フェースダウンボンディングの際当該直交する直線の方向とほぼ平行な方向に沿って超音波振動を印加するようにしたため、入力電極、出力電極及びアース電極の電極の破壊が生じにくくなる。特に、超音波振動の方向が入力電極と出力電極を結ぶ直線とほぼ直交する方向であるため、入力電極及び出力電極の破壊は特に生じにくい。従って、本構成によれば、超音波振動のパワーを従来より大きめに設定することができになり、ひいては十分な機械的接続強度と十分な歩留

まりとを同時に達成できる。

【0035】本発明の第3の構成によれば、アース電極相互間を短絡するアース間短絡電極をIDT形成面上に形成しておき、フェースダウンボンディングの際入力電極と出力電極を結ぶ直線と直交する直線の方向とほぼ平行な方向に沿って超音波振動を印加するようにしたため、超音波振動の方向が入力電極と出力電極を結ぶ直線とほぼ直交する方向である結果入力電極及び出力電極の破壊が生じにくくなる。また、仮にいずれかのアース電極に関しパンプ接続が良好でなかったとしても、他のアース電極を介し接地が確保される結果、クラックが発生しても特性変化は生じない。なお、この構成は、第2の構成と組み合わせることが可能であり、その場合電極破壊防止の効果がより顕著になる。

#### 【図面の簡単な説明】

【図1】 本発明の第1実施例に係るSAWデバイスのチップ構造を示す平面図である。

【図2】 本発明の第2実施例に係るSAWデバイスのチップ構造を示す平面図である。

【図3】 本発明の第3実施例に係るSAWデバイスのチップ構造を示す平面図である。 20

【図4】 SAWデバイスの使用環境の一例を示すブロック図である。

10

【図5】 フリップチップ技術を用いてSAWデバイスを製造する際の工程の流れを示す図である。

【図6】 従来例における電極配置の一例を示す平面図である。

【図7】 従来例におけるパッド配置の一例を示す平面図である。

【図8】 パッケージの外観を示す分解斜視図である。

【図9】 従来例に係るフェースダウンボンディング方法の概略を示す図である。

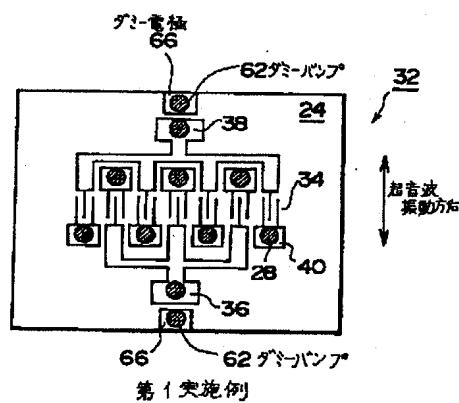
【図10】 超音波振動のパワーを変化させた場合にパンプ1個当たりシェア強度やクラック発生率がどのように変化するかを示す図である。

【図11】 チップの外周部寄りに比較的多数のクラックが発生する原理を説明する図である。

#### 【符号の説明】

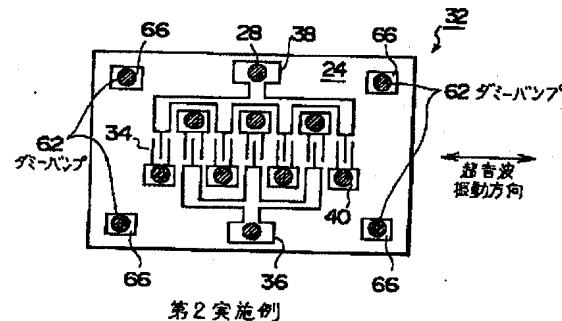
18, 20 BPF, 22 ウエハ、24 IDT形成面、26 キャピラリ、28 パンプ、30 ヒートステージ、32 チップ、34 IDT、36 入力電極、38 出力電極、40 アース電極、42 パッケージ、46 チップ搭載面、48 入力パッド、50 出力パッド、52 アースパッド、56 ツール、62 ダミーパンプ、64 アース間短絡電極、66 ダミー電極。

【図1】



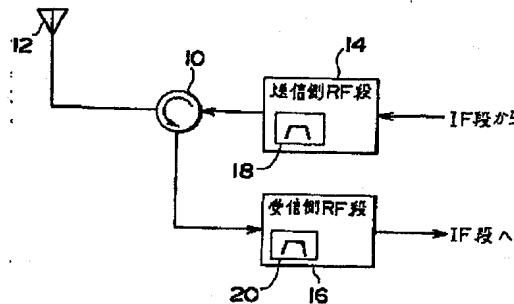
第1実施例

【図2】

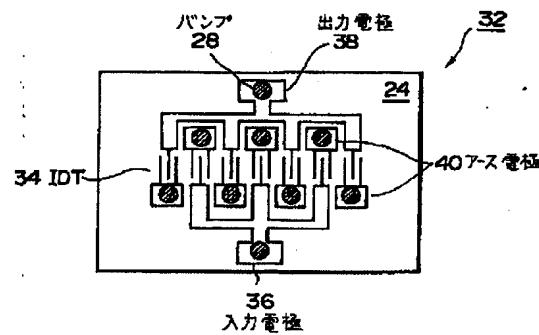


第2実施例

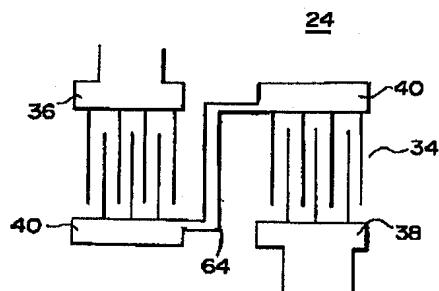
【図4】



【図6】

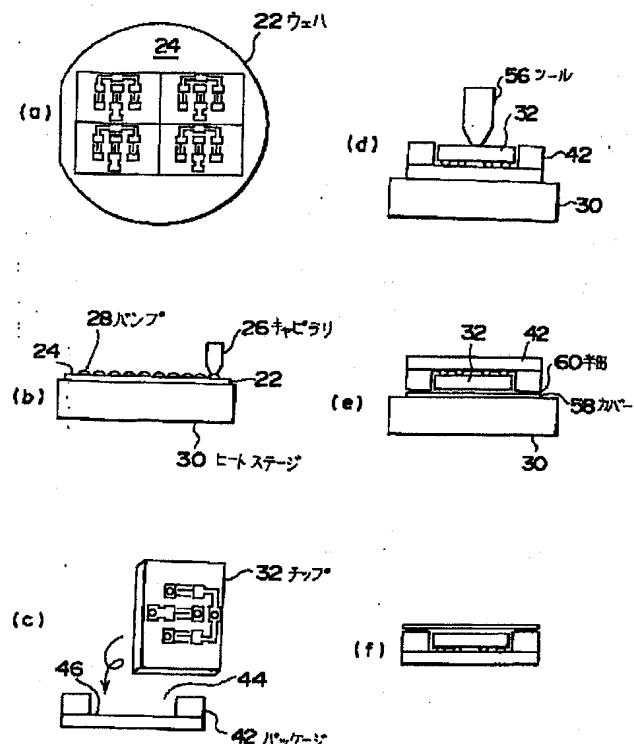


【図 3】



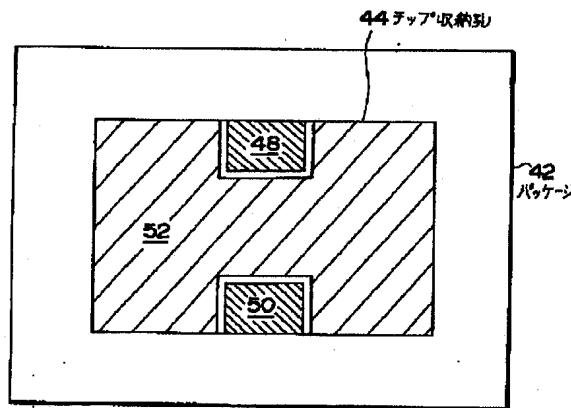
第3実施例

【図 5】



製造工程

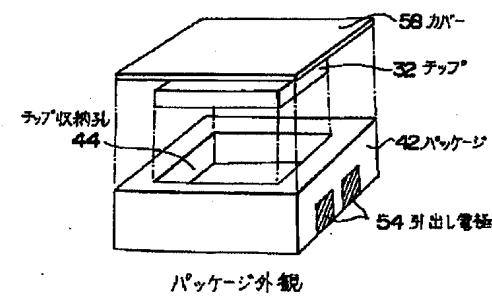
【図 7】



パッド形成態様

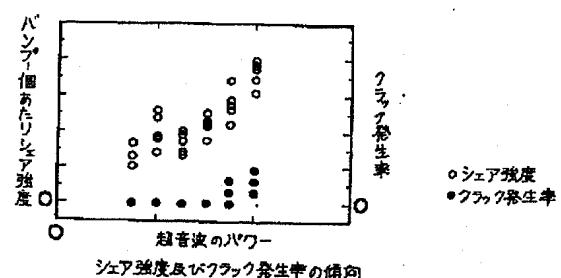
48: スカバッド  
50: 出力パッド  
52: アスパッド

【図 8】

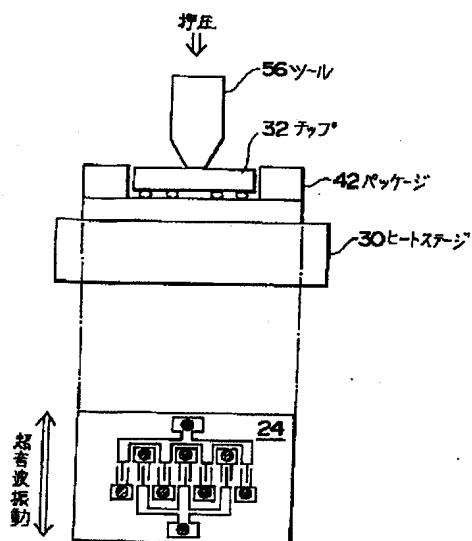


パッケージ外観

【図 10】

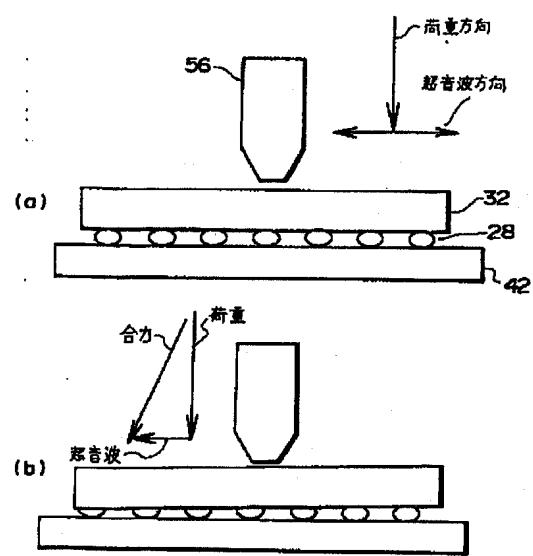


【図9】



従来のフェースダウンボンディング方法

【図11】



クラック発生原理